

Prekidni ciklus

- U prekidni ciklus ulazi se na kraju izvršavanja neke naredbe, tj. kada je $c_2=1$ i $t_3=1$, u izvršnom ciklusu odlučuje se koji je sljedeći c_2t_3 : if IEN&&(FGI || FGO) then $R \leftarrow 1$ else $F \leftarrow 0$
- Prekidni ciklus
 - c_3t_0 : $MBR(5-16) \leftarrow PC$, $PC \leftarrow 0$
 - c_3t_1 : $MAR \leftarrow PC$, $PC \leftarrow PC + 1$
 - c_3t_2 : $M \leftarrow MBR$, $IEN \leftarrow 0$
 - c_3t_3 : $F \leftarrow 0$, $R \leftarrow 0$

Prekidni ciklus (2)

- Opis
 - t_0 sadržaj PC prenosi u MBR, tj. taj sadržaj će biti poslat u memoriju, PC se anulira
 - t_1 anulira se MAR, PC se postavlja na 1
 - t_2 piše se u memoriju, onemogućavaju se prekidi
 - t_3 izaziva se prelazak u prijemni ciklus
 - Rezime: zatečena vrijednost PC upisana je na adresu 0, PC je postavljen na 1, prethodno se na 1 smješta komanda za bezuslovni skok na prekidnu rutinu

Sistem prekida osnovnog računara

- Program koji koristi ulaz/izlaz može se pisati na nekoliko načina:
 - ne koristi mogućnost prekida
 - djelimično koristi prekide
 - kompletan ulaz/izlaz sa prekidima naročito ako je komunikacija obimna, velika iskorišćenost ulazno/izlaznih uređaja

Prekidna rutina

- Tipične faze prekidne rutine
 - zatečene vrijednosti AC i E sačuvati negdje u memoriju
 - izvršava se prekidna rutina u užem smislu
 - sačuvane vrijednosti AC i E vratiti u registre
 - uključiti prekide
 - izvršiti bezuslovni skok na naredbu sa adrese 0

Prekidna rutina (2)

- Precizno definisana namjena adresa 0 i 1
- Precizno definisati djelove memorije za korisničke programe i za prekidne rutine
- Hardverski prekidi generisani u hardveru
 - sa perifernog uređaja, pokušaj izvršavanja nedozvoljene radnje
- Softverske prekide generiše program koji se izvršava
- Prioriteti prekida, kontroler prekida (hardver koji upućuje procesoru broj prekida koji je potrebno obraditi)